

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-328746

(43)Date of publication of application : 10.12.1993

(51)Int.Cl.

H02M 7/537

H02J 1/02

H02M 1/08

(21)Application number : 04-122294

(71)Applicant : DAIKIN IND LTD

(22)Date of filing : 14.05.1992

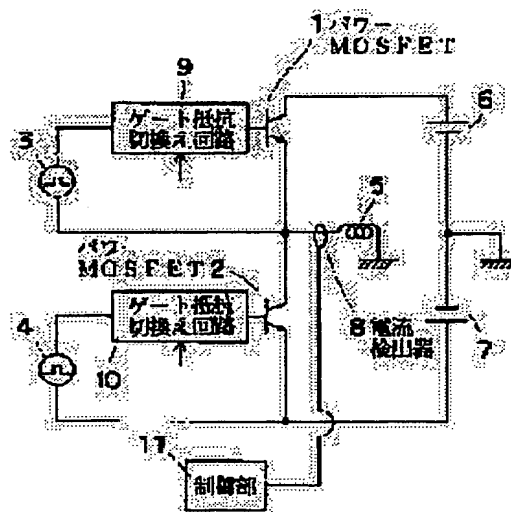
(72)Inventor : SAKAKIBARA KENICHI

(54) METHOD AND DEVICE FOR CONTROLLING VOLTAGE TYPE SWITCHING ELEMENT

(57)Abstract:

PURPOSE: To operate a circuit using a voltage type switching element with low noises and low pass.

CONSTITUTION: The device has a current detector 8 mounted on the source side of a power MOSFET 1, the gate resistance switching circuits 9, 10 of power MOSFETs 1, 2 and a control section 11 controlling the gate resistance switching circuits 9, 10, a switching time is lengthened by increasing gate resistance only in a small current region, in which noises are prove to be generated, and the generation of noises is reduced by diminishing a voltage fluctuation due to switching, thus inhibiting the augmentation of loss in a large current region.



LEGAL STATUS

[Date of request for examination]

23.03.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3287009

[Date of registration]

15.03.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-328746

(43)公開日 平成5年(1993)12月10日

(51)Int.Cl. ³	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 7/537	E	9181-5H		
H 0 2 J 1/02		7373-5G		
H 0 2 M 1/08	A	8325-5H		

審査請求 未請求 請求項の数2(全6頁)

(21)出願番号 特願平4-122294

(22)出願日 平成4年(1992)5月14日

(71)出願人 000002853

ダイキン工業株式会社

大阪府大阪市北区中崎西2丁目4番12号

梅田センタービル

(72)発明者 榊原 憲一

滋賀県草津市岡本町字大谷1000番地の2

ダイキン工業株式会社滋賀製作所内

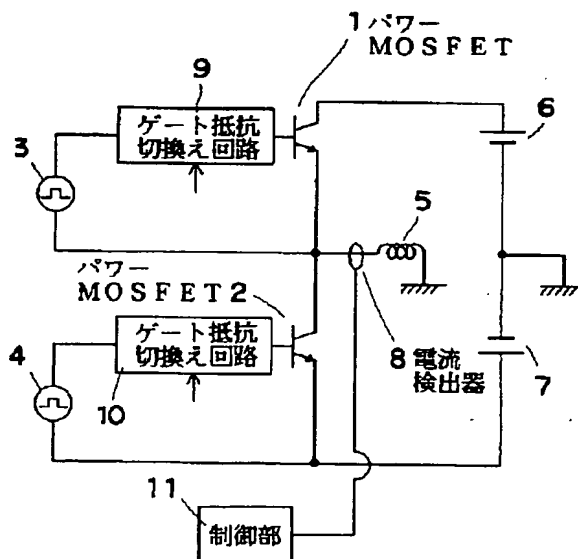
(74)代理人 弁理士 津川 友士

(54)【発明の名称】 電圧形スイッチング素子制御方法およびその装置

(57)【要約】

【目的】 電圧形スイッチング素子を用いた回路を低ノイズかつ低損失で動作させる。

【構成】 パワーMOSFET1のソース側に設けられた電流検出器8と、パワーMOSFET1, 2のゲート抵抗切換え回路9, 10と、ゲート抵抗切換え回路9, 10を制御する制御部11とを有し、ノイズの発生しやすい小電流域のみにおいて、ゲート抵抗を大きくすることでスイッチング時間を長くし、スイッチングに伴う電圧変化率を小さくするとによりノイズの発生を低減し、大電流域での損失の増加を抑制する。



【特許請求の範囲】

【請求項1】 電圧形スイッチング素子(1, 2)の導通電流が所定の電流より小さいか否かを判別し、導通電流の方が小さいと判別されたことに応答して、電圧形スイッチング素子(1, 2)のスイッチング時間を長くすべく電圧形スイッチング素子(1, 2)の動作定数を変化させることを特徴とする電圧形スイッチング素子制御方法。

【請求項2】 電圧形スイッチング素子(1, 2)と、導通電流が所定電流より小さいか否かを判別する電流判別手段(8)と、導通電流の方が小さいと判別されたことに応答して電圧形スイッチング素子(1, 2)のスイッチング時間を変化させるべく動作定数を変化させるスイッチング時間変化手段(9, 10)(30, 31)とを有することを特徴とする電圧形スイッチング素子の駆動装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、電圧形スイッチング素子制御方法およびその装置に関し、さらに詳細に言えば、高速スイッチング動作時に発生するノイズを低減する電圧形スイッチング素子制御方法およびその装置に関する。

【0002】

【従来の技術】従来から、インバータのスイッチング素子として、高速スイッチングが可能なパワーMOSFET、絶縁ゲートバイポーラモードトランジスタ(IGBT)に代表される電圧形スイッチング素子が適用されるようになってきている。しかし、高速にスイッチング動作を行なうと、輻射ノイズ、伝導ノイズ等が発生し、インバータ周辺回路に与える影響が無視できなくなる。この問題に対しては、電流変化率、電圧変化率を小さくすることがノイズ低減に有効であるから、電圧をスイッチング入力として駆動する電圧形スイッチング素子の場合には、ゲート抵抗値を大きくして、スイッチング時間を長くすることにより、電圧変化率(電源電圧/スイッチング時間)を小さくすることがノイズ対策として、一般的に行なわれている。

【0003】

【発明が解決しようとする課題】しかしながら、スイッチング素子の電流とスイッチング損失の関係は、ほぼ素子電流の2乗に比例して大きくなることから、全ての電流領域において、電圧変化率を小さい状態で利用することは、スイッチング損失が大きくなり、インバータなどの電圧形スイッチング素子が使用される機器全体の効率を低下させる問題があった。

【0004】

【発明の目的】この発明は上記の問題点を鑑みてなされたものであり、パワーMOSFET、IGBTなどの電圧形スイッチング素子を用いた回路を、損失増加を抑制

し、かつ低ノイズで動作させることのできる電圧形スイッチング素子制御方法およびその装置を提供することを目的としている。

【0005】

【課題を解決するための手段】上記の目的を達成するための、請求項1の電圧形スイッチング素子制御方法は、電圧形スイッチング素子の導通電流が所定の電流より小さいか否かを判別し、導通電流の方が小さいと判別されたことに応答して、電圧形スイッチング素子のスイッチング時間を長くすべく電圧形スイッチング素子の動作定数を変化させる。

【0006】上記の目的を達成するための請求項2の電圧形スイッチング素子の駆動装置は、電圧形スイッチング素子と、導通電流が所定電流より小さいか否かを判別する電流判別手段と、導通電流の方が小さいと判別されたことに応答して電圧形スイッチング素子のスイッチング時間を変化させるべく動作定数を変化させるスイッチング時間変化手段とを有する。

【0007】

【作用】請求項1の電圧形スイッチング素子制御方法であれば、前記所定電流を小電流領域の判別のための電流値とすることにより、小電流領域においてのみ電圧形スイッチング素子のスイッチング時間を長くするように電圧形スイッチング素子の動作定数を変化させることができ、電圧変化率を小さくすることができる。したがって、小電流領域においてはノイズの発生を低減でき、大電流領域においてはスイッチング損失を増加させない状態で、電圧形スイッチング素子を用いた回路を動作させることができる。

【0008】請求項2の電圧形スイッチング素子の駆動装置であれば、電流判別手段が、導通電流が所定電流より小さいか否かを判別し、スイッチング時間変化手段が、導通電流の方が小さいと判別されたことに応答して電圧形スイッチング素子のスイッチング時間を変化させるべく動作定数を変化させるので、小電流範囲においてはノイズの発生を低減でき、大電流範囲においてはスイッチング損失を増加させない状態で電圧形スイッチング素子を用いた回路を動作させることができる。

【0009】さらに説明すれば、一般に電圧形スイッチング素子はゲート抵抗、スイッチング素子入力容量などの動作定数に応じて、スイッチング時間は決定されるが、その動作定数を、電圧形スイッチング素子の電流依存特性に着目して、ノイズの発生しやすい小電流範囲においてのみ、スイッチング時間が長くなるように変化させることにより、全電流範囲内においてノイズの発生を低減するとともに、従来、ノイズ対策上、黙認していた大電流域でのスイッチング損失増大を抑制することができることを本発明者は見出し、この発明を完成したのである。

【0010】

【実施例】以下、実施例を示す添付図面によって詳細に説明する。図1はこの発明の電圧形スイッチング素子の制御方法の第1実施例を示すフローチャートである。この電圧形スイッチング素子の制御方法においては、まず、ステップSP1において、電圧形スイッチング素子の導通電流を検出し、ステップSP2において導通電流が基準電流値より小さいか否かを判別し、基準電流値より小さいと判別された場合には、ステップSP3においてゲート抵抗を大きく切換えて処理を終了する。また、ステップSP2において導通電流が基準電流値より小さいと判別された場合には、ステップSP3の処理を行わず処理を終了する。

【0011】この電圧形スイッチング素子の制御方法によれば、基準電流値よりも導通電流が小さい場合のみゲート抵抗が大きくなるので、基準電流値より小さい小電流域においてのみスイッチング時間が長くなり、電圧変化率は小さくなるので、ノイズの発生量を抑えることができる。また、基準電流値より大きい大電流域においては、通常のゲート抵抗で電圧形スイッチング素子を駆動するのでスイッチング損失が増大することを抑制することができる。

【0012】

【実施例2】図2はこの発明の電圧形スイッチング素子の制御方法の第2実施例を示すフローチャートである。この電圧形スイッチング素子の制御方法においては、まず、ステップSP1において、電圧形スイッチング素子の導通電流を検出し、ステップSP2において導通電流が基準電流値より小さいか否かを判別し、基準電流値より小さいと判別された場合には、ステップSP3において電圧形スイッチング素子のゲート入力容量をスイッチング時間が長くなるように切換えて処理を終了する。また、ステップSP2において導通電流が基準電流値より小さくないと判別された場合には、ステップSP3の処理を行わず処理を終了する。

【0013】この電圧形スイッチング素子の制御方法によれば、基準電流値より小さい小電流域においてのみスイッチング時間が長くなり、電圧変化率は小さくなるので、ノイズの発生量を抑えることができる。また、基準電流値より大きい大電流域においては、通常のゲート入力容量で電圧形スイッチング素子を駆動するのでスイッチング損失が増大することを抑制することができる。

【0014】

【実施例3】図3はこの発明の電圧形スイッチング素子制御装置を単相の電圧形インバータ回路に適用した場合を示す概略ブロック図である。この電圧形インバータ回路は、上アーム、下アームにそれぞれスイッチング素子として設けられたパワーMOSFET1、2と、パワーMOSFET1、2のゲートにそれぞれ接続されたスイッチング信号源3、4と、電圧形インバータ回路の負荷5と、主直流電源6、7とから構成されている。

【0015】また、電圧形スイッチング素子の制御装置は、負荷5の一端側に設けられた電流検出器8と、パワーMOSFET1、2の各ゲートとスイッチング信号源3、4との間にそれぞれ設けられたゲート抵抗切換え回路9、10と、ゲート抵抗切換え回路9、10内のスイッチの開閉を制御する制御部11とから構成されている。

【0016】図4はゲート抵抗切換え回路9の構成の詳細を示す図である。ゲート抵抗切換え回路9は所定抵抗値のゲート抵抗20aとスイッチ21aとが直列に接続された回路22と所定抵抗値のゲート抵抗20bとが並列に接続されて構成されており、スイッチ21aを短絡あるいは開放することにより、ゲート抵抗を切換えることができる。また、ゲート抵抗20aとゲート抵抗20bの合成抵抗値は大電流域に対応して小さく設定され、ゲート抵抗20bの抵抗値は小電流域に対応して大きく設定されている。

【0017】電流検出器8はパワーMOSFET1、2の導通電流を検出するために設けられている。制御部17は電流検出器8が検出する電流を取り込み、その電流値と基準電流値とを比較し、比較結果に基づいてゲート抵抗切換え回路9、10にそれぞれスイッチ切換え信号を出力する。上記構成の電圧形スイッチング素子制御装置の動作を説明する。

【0018】電圧形インバータ回路のスイッチング信号源3、4が所定のスイッチング信号を発生させ、パワーMOSFET1、2をオン、オフさせることにより、負荷5には周期的に方向が変わる電流が流れる。この場合、高速にスイッチング動作を行なうと電圧変化率が大きくなり、ノイズが発生しやすくなる。しかし、パワーMOSFET1、2のスイッチング時間は、図5に一例を示すように素子電流に依存し、大電流域は素子特性により、スイッチング時間が長くなり必然的に電圧変化率は小さくなるので、ノイズの発生量は問題にならなくなる。逆に、小電流域ではスイッチング時間が短くなり、ノイズの発生量が多くなるので、ノイズ発生量を低減することが必要になる。したがって、小電流域のみにおいてゲート抵抗を大きくして、電圧変化率を小さくすることにより、ノイズ低減および損失増加の抑制を達成する。

【0019】このような考え方に基づいて、この実施例における電圧形スイッチング素子制御装置は、電流検出器8によって導通電流を検出し、制御部11が検出された電流の値が基準電流値より小さいか否かを判別し、基準電流値より小さいと判別された場合には、制御部11はゲート抵抗切換え回路9、10に抵抗切換え信号を供給して、ゲート抵抗が大きくなるようにスイッチを切換えることにより、スイッチング時間を長くする。具体的には、スイッチ21aが短絡状態（図4の状態参照）であったのを開放する。

【0020】なお、制御部11が導通電流が基準電流値より小さくないと判別した場合は、スイッチ21aの短絡状態を維持し、ゲート抵抗20aとゲート抵抗20bの合成抵抗のままでスイッチング動作を行なう。このように導通電流が小電流域であるときのみ、ゲート抵抗を大きくすることにより、スイッチング時間を長くでき、電圧変化率（電源電圧／スイッチング時間）を小さくすることができる。また、従来ノイズの発生を低減するために単純にゲート抵抗を大きくすると、大電流域においてはスイッチング損失が増大するが、本実施例においては、大電流域と小電流域とでは、パワーMOSFET1、2のスイッチング時間が変化することになるので、ノイズの発生を低減しつつ、大電流域でのスイッチング損失の増加を抑制することができる。

【0021】

【実施例4】図6はこの発明の電圧形スイッチング素子制御装置の他の実施例を示す概略ブロック図である。この実施例が前記実施例と異なるのは、小電流域においてスイッチング時間を長くするためにゲート抵抗を大きくするゲート抵抗切換え回路9、10を設ける代わりに、入力容量切換え回路30、31を設けた点のみである。図7は入力容量切換え回路30の詳細を示す図であり、入力容量切換え回路30は、大電流域に対応する容量のコンデンサ35aとスイッチ36aが直列に接続された回路構成となっている。この実施例では、制御部32が電流検出器8が検出する電流値と基準電流値とを比較して、素子入力容量切換え回路30、31にスイッチ開放あるいは短絡信号を出力することにより、大電流域ではスイッチング時間を変化させず小電流域においてのみスイッチング時間を長くする。

【0022】この実施例においても前記第1実施例の装置と同様の効果が達成できる。なお、この発明は上記実施例に限定されるものではなく、この発明の要旨を変更しない範囲内において種々の設計変形を施すことが可能である。例えば、導通電流を検出する代わりに、導通電流を計算、予測などにより得ることも可能である。また、変化させる動作定数は、ゲート抵抗、入力容量に限らず、動作上安定しており、小電流域においてのみスイッチング時間を長くできる動作定数なら同様にこの発明の思想を適用可能である。

【0023】また、基準となる電流値を複数設け、スイッチング時間を例えば、小電流域、中電流域、大電流域

の3段階に分けて制御することも可能である。この場合、ゲート抵抗の値を切換えることによりスイッチング時間を長くする構成であると、それぞれ3つのゲート抵抗および2つのスイッチが必要になる。さらに、この発明は高速スイッチング時に問題となるノイズを低減するものであるから、前記実施例で示したインバータ回路以外の用途にも適用できることは明らかである。

【0024】

【発明の効果】以上のように、請求項1の発明は、電圧変化率が大きくなりノイズが発生しやすい電流範囲においてのみ、スイッチング時間を長くするように電圧形スイッチング素子の動作定数を変化させることにより、電圧変化率を小さくすることができ、小電流域においてノイズの発生を低減するとともに、大電流域においてはスイッチング損失の増加を抑制できるという特有の効果を奏する。

【0025】請求項2の発明は、スイッチング時間変化手段が、所定電流より導通電流の方が小さいと判別されたことに応答して電圧形スイッチング素子のスイッチング時間を長くするように動作定数を変化させるので、小電流範囲においてはノイズの発生を低減できるとともに、大電流域においてはスイッチング損失の増加を抑制できるという特有の効果を奏する。

【図面の簡単な説明】

【図1】この発明の電圧形スイッチング素子の制御方法の一実施例を示すフローチャートである。

【図2】この発明の電圧形スイッチング素子の制御方法の他の実施例を示すフローチャートである。

【図3】この発明の電圧形スイッチング素子の制御装置の一実施例を示す概略ブロック図である。

【図4】ゲート抵抗切換え回路の構成の詳細を示す図である。

【図5】パワーMOSFETにおいてスイッチング時間の電流依存性の一例を示す図である。

【図6】この発明の電圧形スイッチング素子の制御装置の他の実施例を示す概略ブロック図である。

【図7】入力容量切換え回路の詳細を示す図である。

【符号の説明】

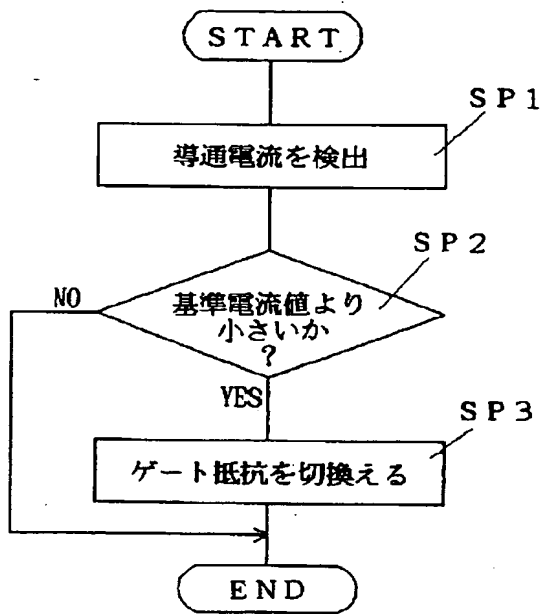
1、2 パワーMOSFET

8 電流検出器

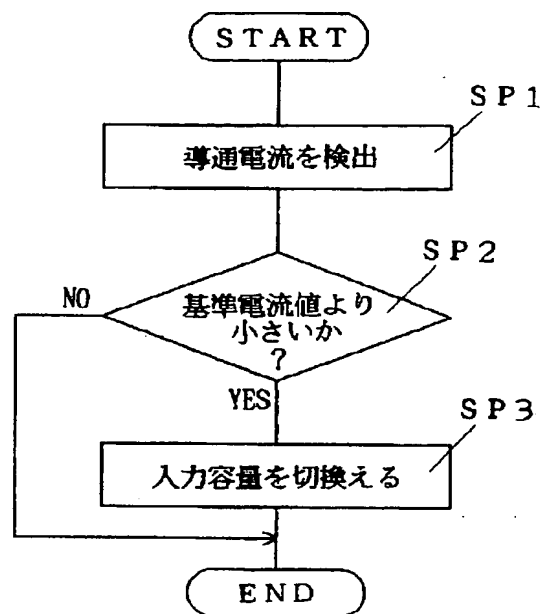
9、10 ゲート抵抗切換え回路

30、31 入力容量切換え回路

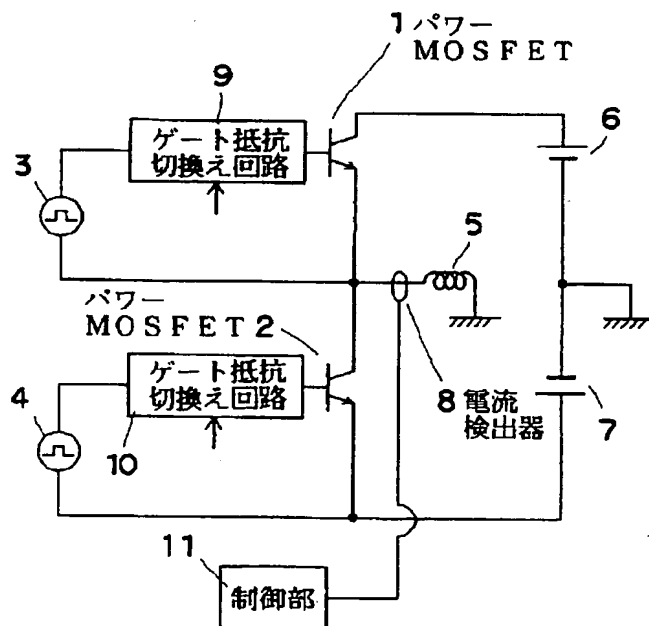
【図1】



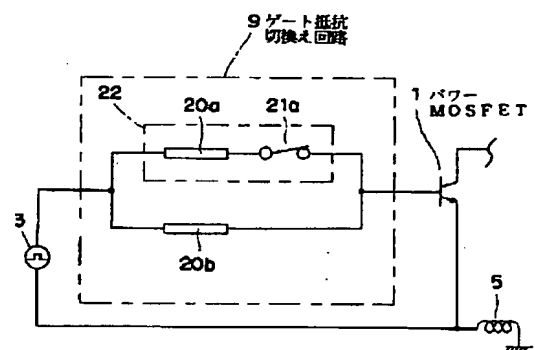
【図2】



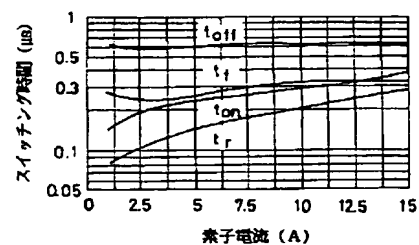
【図3】



【図4】



【図5】



The diagram illustrates a circuit for detecting current in a power MOSFET. It features two power MOSFETs, labeled 1 and 2. MOSFET 1 is connected to a current source 3 and a resistor 20a. Its gate is connected to an input capacity switching circuit 30. MOSFET 2 is connected to a current source 4 and a resistor 20a. Its gate is connected to an input capacity switching circuit 31. The drains of both MOSFETs are connected to a common node, which is then connected to a current detector 5. The current detector 5 is connected to a control unit 32. The control unit 32 is also connected to the gates of both MOSFETs. A current source 6 is connected to the drain of MOSFET 1, and a current source 7 is connected to the drain of MOSFET 2. The current detector 5 is also connected to a current source 8.

1 パワー MOSFET

20a

30 入力容量
切換え回路

3

35a

36a

5

100